

選択問題

情報学専攻

科目の番号

4 計算機工学 [4-2]

1. 以下の問いに答えよ。

- (1) 8進数の小数 $(2.22)_8$ を10進数の分数で書け。
- (2) 2の補数で表された負数 11111111 の絶対値を10進数で書け。
- (3) 16ビットの値 x が与えられた時、6ビット右ローテートの結果を変数 y とする処理を、シフト演算とビット論理演算で表現せよ。ただし、 x ビット右ローテートとは、 x ビット右シフトであふれた x ビットを上位ビットに循環するものである。

2. a, b, c_{in} を入力とし、和 s と桁上がり c_{out} を出力とする全加算器について、以下の問いに答えよ。

- (1) 全加算器の桁上がり c_{out} をできるだけ簡単な積和型の論理式で表せ。
- (2) 二つ半加算器を使った全加算器の回路図を描け。

3. 下表の性能を持つ計算機Aを使って1000命令のプログラムを実行した。なお、計算機Aのクロック周波数と1インストラクションあたりの命令数(CPI)はビジネスモードとゲームモードで異なっている。

	クロック周波数	CPI
ビジネスモード	3GHz	30
ゲームモード	4GHz	?

- (1) 計算機Aのビジネスモードにおけるプログラムの処理時間を答えよ。
- (2) 計算機Aのゲームモードではビジネスモードに比べ処理時間を半減できる。計算機AのゲームモードのCPIを求めよ。

4. 計算機Bの設計において、キャッシュメモリのサイズを大きくすると、キャッシュミス率は下がるが、ヒット時間は増大する傾向にある。ただし、ミスペナルティ時間はヒット時間の10倍で、キャッシュサイズに依存しないとする。以下の問いに答えよ。

- (1) ヒット時間が1ns、ミスペナルティ時間が10nsのメモリシステムを考える。キャッシュミス率が10%のときの平均メモリアクセス時間を求めよ。
- (2) (1)のシステムにおいて、平均メモリアクセス時間を1.5nsとするために、必要なキャッシュミス率を求めよ。
- (3) 計算機Bのキャッシュサイズを2倍にすることによって、キャッシュミス率が20%から10%に改善できることがわかった。このとき平均メモリアクセス時間を短縮するためには、ヒット時間の増加はキャッシュサイズの変更前の何倍に抑えられている必要があるかを答えよ。

8進数:octal number, 小数:decimal number, 10進数:decimal number, 分数:fractional number, 2の補数:2's complement, 負数:negative number, 絶対値:absolute value, 右ローテート:right rotate, 変数:variable, シフト演算:shift operation, ビット論理演算:bit-wise logical operation, 循環:circulation, 和:summation, 桁上がり:carry, 全加算器:full adder, 積和型:sum of products, 論理式:logical formula, 半加算器:half adder, 回路図:circuit diagram, クロック周波数:clock frequency, CPI:cycles per instruction, ビジネスモード:business mode, ゲームモード:game mode, 処理時間:processing time, 半減:half reduced, キャッシュメモリ:cache memory, サイズ:size, キャッシュミス率:cache miss rate, ヒット時間:hit time, ミスペナルティ時間:miss penalty time, メモリシステム:memory system, 平均メモリアクセス時間:average memory access time, 抑えられている:suppressed

$$\begin{aligned} \square (1) & 2 + 2 \times \frac{1}{8} + 2 \times \frac{1}{64} \\ & = 2 + \frac{1}{4} + \frac{1}{32} \\ & = \frac{73}{32} \end{aligned}$$

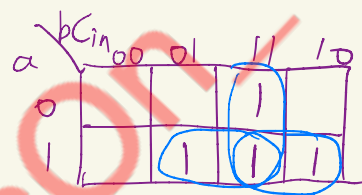
(2) True Form: |00000000|

絕對值: 1

$$(3) y = (x \ll 10) \mid (x \gg 6)$$

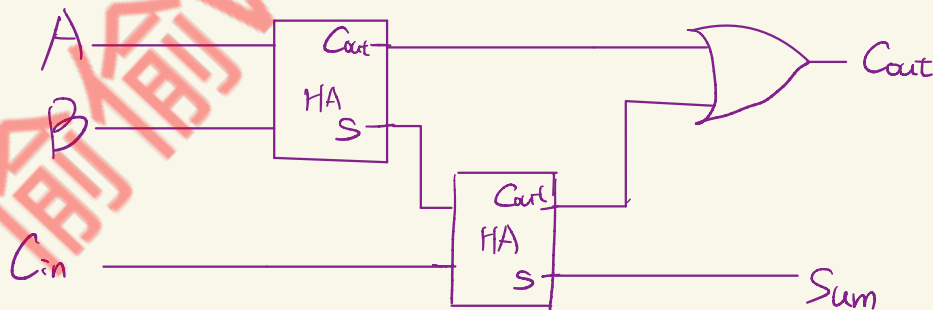
□ (1)

a	b	C _{in}	S	C _{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



$$C_{out} = aC_{in} + bC_{in} + ab$$

(2)



$$\begin{aligned} \boxed{3} \text{ (1) } CPU_{\text{time}} &= CPI \times IC / f \\ &= 30 \times 1000 / 3 \times 10^9 \\ &= 10^{-5} \text{ s} \end{aligned}$$

$$(2) \frac{1}{2} \times 10^{-5} = CPI' \times 1000 / 4 \times 10^9$$

$$\Rightarrow CPI' = 20$$

$$\boxed{4} \text{ (1) } 1 + 10\% \times 10 = 2 \text{ ns}$$

(2) Let cache miss rate be x .

$$1 + x \cdot 10 = 1.5$$

$$\Rightarrow x = 5\%$$

the cache miss rate is 5%

(3) before: let hit time be x

after: let hit time be y

$$y + 10\% \cdot 10y \leq x + 20\% \cdot 10x$$

$$\Rightarrow 2y \leq 3x$$

$$\Rightarrow y \leq 1.5x$$

the hit time should be less than 1.5 times that was before.