

S4. 以下の間に答えよ.

1) 以下の論理式と等価な論理式を, 論理和 (OR) を用いず, 論理積 (AND) と否定 (NOT) のみを用いて, できるかぎり簡単に表せ. ただし, $x \vee y$ は x と y の論理和 (OR), xy は x と y の論理積 (AND), $\neg x$ は x の否定 (NOT) を表す.

- a) $a \vee b$
- b) $\neg(a \vee \neg b) \vee (b \vee \neg c)$

2) 表 S4.1 に示す真理値表で表される入力論理変数 a, b, c , 出力論理変数 x の論理関数を, 図 S4.1 に示す論理回路 1 で実現する. ただし, 内部信号 f_1 は恒偽 (0) ではないとする.

- a) 内部信号 f_1 の論理式を, a, b, c を用いて, できるかぎり簡単に表せ.
- b) 内部信号 f_2 の論理式を, a, b, c を用いて, できるかぎり簡単に表せ.

表 S4.1 真理値表

a	b	c	x
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

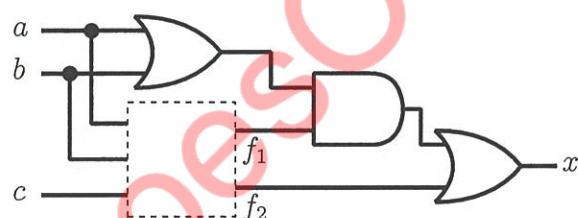


図 S4.1 論理回路 1

3) 図 S4.2 に示す入力が a, b, c , 出力が y である論理回路 2 の入力ベクトルを (a, b, c) で表す. 信号線の論理値が 1 に固定され, その影響が出力側に伝搬する故障を 1 縮退故障という. 例えば, 論理回路 2において, 信号線 ℓ_9 の 1 縮退故障は, 出力 y の値が故障の有無で異なる入力ベクトル $(0, 0, 0)$ により, 他に故障が存在しない前提で, 検出できる. 論理回路 2 について答えよ.

- a) 出力 y の論理式を, a, b, c を用いて, できるかぎり簡単に表せ.
- b) 信号線 ℓ_5 が 1 縮退故障したときの出力 y の論理式を, a, b, c を用いて, できるかぎり簡単に表せ.
- c) 他に故障が存在しない前提で, 信号線 ℓ_5 の 1 縮退故障を検出できる入力ベクトルをすべて示せ.

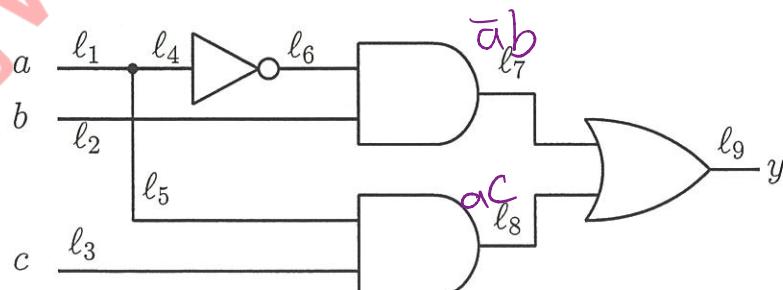


図 S4.2 論理回路 2

(次ページにつづく)

4) 表 S4.2 に示す状態遷移表について、以下の間に答えよ。

- 初期状態が Q_0 、入力系列が (00101) であるときの出力系列を示せ。
- 同じ入力系列を与えたとき、出力系列が異なれば 2 つの状態は区別できる。例えば、入力系列 (0) で状態 Q_0 と状態 Q_1 は区別できる。状態 Q_0 と状態 Q_4 を区別できる入力系列を 1 つ示せ。ただし、入力系列はできるかぎり短くすること。
- 出力系列により状態を区別できる入力系列が存在しないとき、2 つの状態は等価であるという。状態 Q_0 と等価な状態をすべて示せ。

表 S4.2 状態遷移表

現状態 (q)	入力 (x)	次状態 (q_n)		出力 (y)	
		0	1	0	1
Q_0		Q_2	Q_1	0	0
Q_1		Q_3	Q_0	1	0
Q_2		Q_0	Q_1	0	0
Q_3		Q_1	Q_4	1	0
Q_4		Q_2	Q_0	0	0

5) 次の空欄 [A] から [O] のそれぞれに最も適切な語句を下の選択肢群から選んで、その番号を解答せよ。同じ選択肢を何度も選んでもよい。

- コンピュータで実行される論理関数で表現できる様々な処理は、出力が入力のみによって定まる [A] で実現できるが、多くの場合、[B] で実現されている。[B] の出力は、その入力と状態によって定まる。
- 整数を 2 進数表現したとき、最上位ビットを [C]、最下位ビットを [D] と呼ぶ。負の整数を考える場合、1 の補数表現や 2 の補数表現では、整数が負であるかは [E] で判断できる。同じビット数の場合、1 の補数表現で表現できる数は 2 の補数表現と比べ [F] ([4]) コンピュータ内部では多くの場合、1 の補数表現を [G]。実数は [H] 方式もしくは [I] 方式で表現されるが、[J] 誤差が生じる。
- コンピュータは一般に、[K]、[L]、[M] 入力装置、出力装置で構成される。[K] は、レジスタや ALU などで構成され、[K] と [L] を合わせてプロセッサもしくは CPU と呼ぶ。一般的なコンピュータでは、[M] は階層化され、その際プロセッサの近くに [N] であるメモリが、遠くに [O] であるメモリが配置される。

- (1) 加算器、(2) 乗算器、(3) 算術演算、(4) アナログ回路、(5) 組合せ回路、(6) 順序回路、
 (7) BUS、(8) FPGA、(9) IoT、(10) LSB、(11) MSB、(12) USB、
 (13) 多い、(14) 少ない、(15) 等しい、(16) 用いる、(17) 用いない、
 (18) 固定小数点、(19) 浮動小数点、(20) 最小二乗、(21) 標準、(22) 丸め、
 (23) 演算装置、(24) 安全装置、(25) 制御装置、(26) 記憶装置、(27) 検査装置、
 (28) 高速、(29) 高温、(30) 大容量

$$1) a) \overline{\overline{a+b}} = \overline{\overline{a} \cdot \overline{b}} = \neg(\neg a \neg b)$$

$$b) \overline{\overline{a+b} + (b+c)} = \overline{(a+b) \cdot \overline{b}c} = \overline{a\overline{b}c + \overline{b}c}$$
$$= \overline{\overline{b}c} = \neg(\neg bc)$$

$$2) x = (a+b)f_1 + f_2$$

$$x = (a+b+c)(\overline{a}+b+\overline{c})$$

$$= \underline{ab} + a\overline{c} + \underline{\overline{a}b+b} + \underline{b\overline{c}} + \overline{a}c + \underline{bc}$$

$$= a\overline{c} + \overline{a}c + b$$

$$= a\overline{c} + \overline{a}c + b(1+\overline{c})$$

$$= a\overline{c} + \overline{a}c + b + b\overline{c}$$

$$= (a+b)\overline{c} + \overline{a}c + b$$

$$a) f_1 = \overline{c}$$

$$b) f_2 = \overline{a}c + b$$

$$3) a) y = \overline{a}b + ac$$

$$b) y = \overline{a}b + c$$

$$c) \text{ when } a=0: \begin{cases} y_1 = b \\ y_2 = b+c \end{cases}$$

thus (0, 0, 1) can be detected.

4) a) 00010

b) 10

c) Q_0 と Q_2 は等価である。

5) shown above